

**AKADEMIA MORSKA
KATEDRA Nawigacji Technicznej**

ELEMETY ELEKTRONIKI – LABORATORIUM			
Kierunek	NAWIGACJA		
Specjalność	Transport morski	Semestr	II
Ćw. 4	Podstawy techniki cyfrowej		
Wersja opracowania			Marzec 2005

Opracowanie:

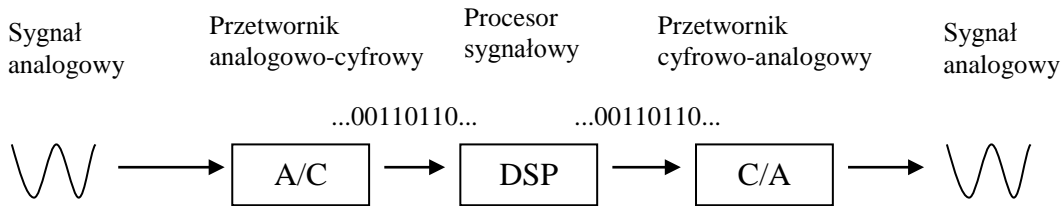
mgr inż. Jacek Czerniawski

mgr inż. Marcin Czabański

1. WPROWADZENIE

1.1. Układ do cyfrowego przetwarzania sygnałów

W chwili obecnej większość układów analogowych jest zastępowana układami cyfrowymi. Cyfrowe przetwarzanie sygnałów wypiera analogowe urządzenia ze względu na prostotę projektowania, brak wpływu czynników zewnętrznych na układy, a także na łatwą powtarzalność operacji. Schemat typowego układu z procesorem DSP (Digital Signal Processing) jest przedstawiony na rysunku 1.



Rys. 1. Schemat układu z zastosowaniem cyfrowego przetwarzania sygnałów

Przedstawiona tu ogólna koncepcja układu DSP odnosi się do wszelkiego rodzaju sygnałów, bez względu na ich częstotliwość i rodzaj. W przypadku sygnałów o wysokiej częstotliwości jedynym ograniczeniem jest szybkość działania przetwornika analogowo-cyfrowego i opóźnienie wprowadzane przez układ DSP.

1.2 Operacje na liczbach w systemie dwójkowym

1.2.1 Konwersja liczb pomiędzy systemem dziesiętnym i dwójkowym

W technice cyfrowej wykorzystuje się system liczbowy dwójkowy, co oznacza, iż każda liczba jest reprezentowana przez cyfry 0 i 1 zwane bitami. Cyfry te oznaczają również stany logiczne 1–prawda, 0–fałsz. Każda liczba w systemie dziesiętnym może być przedstawiona w systemie dwójkowym według następującego schematu:

:2	Reszta
115	1
57	1
28	0
14	0
7	1
3	1
1	1
0	

↑

Stąd liczbie 115 w systemie dziesiętnym odpowiada 1110011 w systemie dwójkowym.

Ciąg zer i jedynek jest określany czasem mianem słowa bitowego. W zależności od liczby bitów mówimy o słowie n-bitowym. Gdy liczba dwójkowa przedstawiona jest tak jak w powyższym przykładzie, wówczas jej skrajna lewa cyfra nosi nazwę najbardziej istotnego bitu (MSB – most significant bit), natomiast skrajna prawa – najmniej istotnego bitu (LSB – least significant bit).

Zamiana liczby zapisanej w systemie dwójkowym na liczbę zapisaną w systemie dziesiętnym dokonuje się według następującego schematu:

$$1110011_2 = 1 \cdot 2^6 + 1 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 115_{10}$$

1.2.2 Operacje arytmetyczne

Operację **dodawania** dwóch liczb dwójkowych wykonuje się według następującego schematu:

Przeniesienie	1	1	0	1	0	0
Pierwszy składnik		1	1	0	1	1
Drugi składnik		0	1	0	1	0
Suma	1	0	0	1	0	1

Stąd $11011_2 + 01010_2 = 100101_2$ ($27 + 10 = 37$)₁₀

Operację **odejmowania** dwóch liczb w systemie dwójkowym wykonuje się według następującego schematu:

Odjemna	1	1	0	1	0	1
Odjemnik	0	1	1	0	1	0
Pożyczka	1	1	0	1	0	0
Różnica	0	1	1	0	1	1

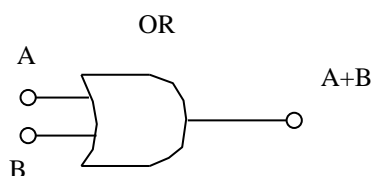
Stąd jeżeli od liczby 110101_2 (53)₁₀ odjąć liczbę 11010_2 (26)₁₀ uzyskamy różnicę wynoszącą 011011_2 (27)₁₀.

W układach elektronicznych cyfrowych stan 0 i 1 jest reprezentowany poprzez dwupoziomowy sygnał elektryczny. Cyfrowe przetwarzanie sygnałów polega na logicznym powiązaniu sygnału wyjściowego z sygnałem wejściowym. Zadanie to spełnia układ logiczny realizujący operacje logiczne na logicznych sygnałach wejściowych generując logiczne sygnały wyjściowe. Dowolnie skomplikowaną funkcję logiczną można zrealizować na jedynie trzech operacjach logicznych: negacja, suma, iloczyn.

1.2.3 Operacje logiczne

1.2.3.1 Operacja sumy logicznej (OR)

Operacja sumy logicznej jest wykonywana za pomocą bramki OR. Jeżeli na wejściu układu A lub B oraz A i B otrzymamy stan wysoki (1), to na wyjściu układu również otrzymamy stan wysoki (1), w innym przypadku na wyjściu uzyskamy stan niski (0). Symbol bramki i związana z nim tablica prawdy została przedstawiona na rysunku 2.

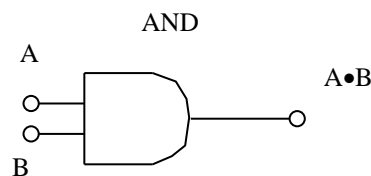


A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	1

Rys. 2. Symbol bramki OR i jej tablica prawdy

1.2.3.2 Operacja iloczynu logicznego (AND)

Operacja iloczynu logicznego realizowana jest za pomocą bramki AND. Wynik takiej operacji przyjmuje wartość 1 w przypadku, gdy oba wejścia są w stanie wysokim (1). W przeciwnym wypadku operacja daje wynik 0. Symbol bramki AND i jej tablica prawdy jest przedstawiona na rysunku 3.

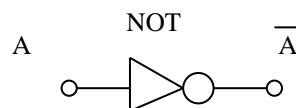


A	B	A•B
0	0	0
0	1	0
1	0	0
1	1	1

Rys. 3. Symbol bramki AND i jej tablica prawdy

1.2.3.3 Operacja negacji (NOT)

Operacje negacji realizuje się za pomocą bramki NOT. Operacja ta zamienia stan wejściowy na przeciwny. Symbol bramki NOT i jej tablica prawdy została przedstawiona na rysunku 4.

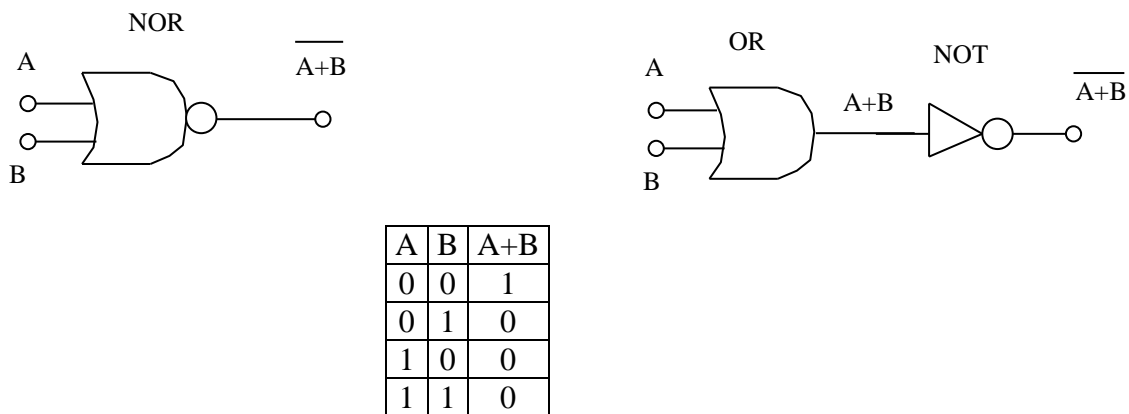


A	\bar{A}
1	0
0	1

Rys. 4. Symbol bramki NOT i jej tablica prawdy

1.2.3.4 Bramka NIE-LUB (NOR)

W praktyce spotyka się również kombinacje wyżej opisanych bramek np. NOR, NAND. Operację sumy logicznej z zaprzeczeniem na wyjściu realizuje się za pomocą bramki NOR. Wynik takiej operacji przyjmuje wartość 1 w przypadku, gdy oba wejścia są w stanie niskim (0). W przeciwnym wypadku operacja daje wynik 0. Bramkę tę można przedstawić jako kombinację bramek OR i NOT. Symbol bramki NOR z jej równoważną kombinacją oraz jej tablica prawdy przedstawione są na rysunku 5.



Rys. 5. Symbol bramki NOR, kombinacja równoważna oraz tablica prawdy

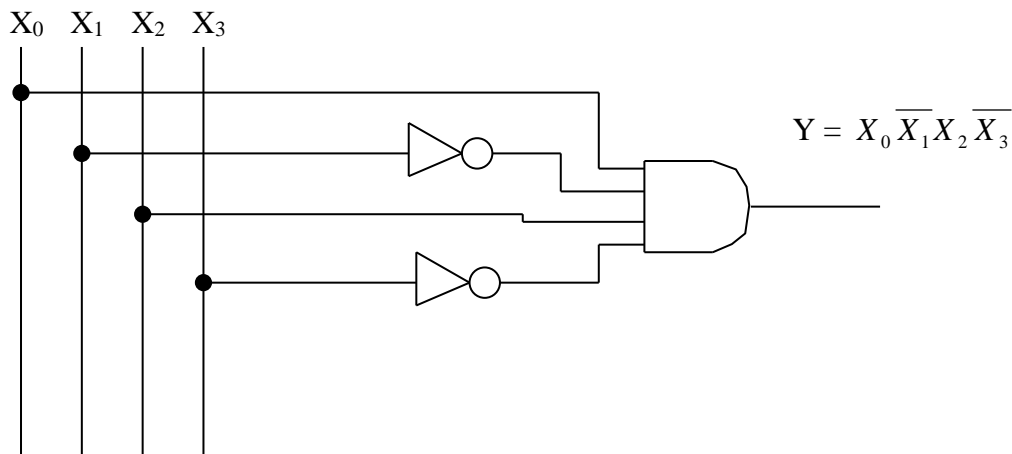
Bramkę NAND realizuje się w podobny sposób.

1.2.4 Przykładowe zadanie

Zbuduj układ kombinacyjny, który w momencie ukazania się na wejściu liczby 10 na wyjściu będzie posiadał wartość logiczną 1. W każdym innym przypadku powinien dawać wynik 0.

Rozwiązanie:

Liczba 10 w systemie dziesiętnym jest reprezentowana przez liczbę 1010 w systemie dwójkowym. Oznacza to, iż należy stworzyć funkcję $Y(X_0, X_1, X_2, X_3)$, gdzie X_0 oznacza najbardziej istotny bit, a X_3 oznacza najmniej istotny bit ciągu zero-jedynkowego (słowa bitowego) podawanego na układ. Jeżeli zatem zanegujemy wejście X_1 oraz wejście X_3 otrzymamy kombinację $X_0 \overline{X_1} X_2 \overline{X_3}$ dającą w wyniku ciąg samych jedynek w przypadku pojawieniu się na wejściu układu $X_0 = 1$, $X_1 = 0$, $X_2 = 1$, $X_3 = 0$. Zatem korzystając z operacji AND wyjście układu w takim przypadku będzie w stanie logicznym 1. Każdy inny ciąg zer i jedynek podany na wejście całego układu spowoduje, że na wejściu bramki AND zawsze jeden z bitów będzie równy 0. W związku z tym wyjście bramki również będzie równe 0. Schemat układu realizującego funkcję $Y = X_0 \overline{X_1} X_2 \overline{X_3}$ jest przedstawiony na rysunku 6.



Rys. 6. Układ realizujący funkcję $Y = X_0 \overline{X_1} \overline{X_2} \overline{X_3}$

Tablica prawdy układu z rysunku 6.

X ₀	X ₁	X ₂	X ₃	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0

X ₀	X ₁	X ₂	X ₃	Y
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

2. ZAGADNIENIA KONTROLNE

- 2.1 Konwersja liczb z systemu dziesiętnego na dwójkowy.
- 2.2 Dodawanie i odejmowanie liczb z systemu dwójkowego.
- 2.3 Operacje logiczne

3. PRZEBIEG ĆWICZENIA

- 3.1 Zapoznać się z instrukcją do programu Multisim 2001.
- 3.2 Wczytać do programu Mutlisim 2001 plik o nazwie *nawigacja4.msm* z zaprogramowanym generatorem słów (*Word Generator* – pasek przyrządów)
- 3.3 Zaprojektować za pomocą programu Multisim 2001 układ kombinacyjny realizujący funkcję logiczną określoną przez prowadzącego.

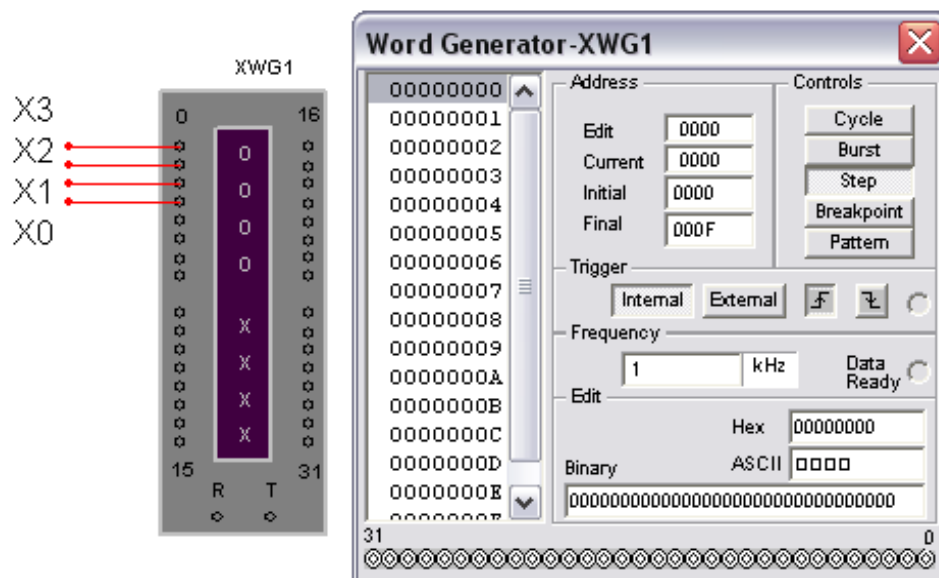
Wskazówki:

- Symulacje stanu logicznego wysokiego i niskiego stosuje się wpisując odpowiednie wartości w komponent *Word Generator* na pasku przyrządów.
- Detekcji stanu logicznego dokonuje się przy użyciu próbnika *PROBE* z bazy danych *Indicators*. Próbnyk w zależności od stanu zapala (1) się lub gaśnie (0).
- Bramka „NOT” jest realizowana przez układ 7404N z bazy danych *TTL*
- Bramka „AND” jest realizowana przez układ 7408N z bazy danych *TTL*

- Bramka „NOR” jest realizowana przez układ 7402N z bazy danych *TTL*

4. OPRACOWANIE

- 4.1 Przerysować układ realizujący zadaną funkcję logiczną.
- 4.2 Przedstawić tablicę prawdy zrealizowanego układu
- 4.3 Przeprowadzić dyskusję na temat działania zaprojektowanego układu
- 4.4 Podać przykłady zastosowania układów cyfrowych i cyfrowego przetwarzania sygnałów w technice radarowej.



Zaprogramowany generator słów z pliku *nawigacja4.msm*.